

同時スパッタ法を用いて作製した Al_2O_3 薄膜のスイッチング特性

(文部科学省・元素戦略プロジェクト)

李政祐¹、中野 嘉博²、原田 善之¹、兒子 精祐¹、加藤 誠一¹、

北澤 英明¹、木戸 義勇¹

(独)物質・材料研究機構¹

日本GIT²

平成22年3月19日

	SRAM	DRAM	FLASH	次世代メモリ			
				FeRAM	MRAM	PRAM	ReRAM
<h2 style="color: blue;">ReRAM (Resistance Random Access Memory)</h2> <p>電圧印加による電気抵抗の変化を利用した半導体メモリ。</p> <ul style="list-style-type: none"> ✓ 不揮発性 ✓ セル面積が小さく、高密度化が可能 ✓ 読み出しが高速 							
書き込み	ターロック					相転移	

① SRAMの高速性 ② DRAMの高集積度 ③ フラッシュメモリの不揮発性

①②③の全てを満たすユニバーサル・メモリの開発が要望されている



Al electrode



➤ 陽極酸化過程

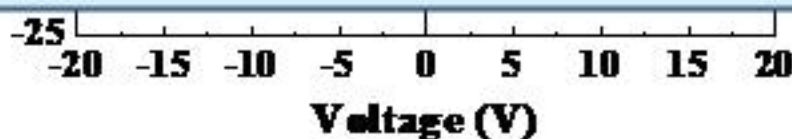
ウェットプロセスであり、実際の半導体産業に適用するのに困難

➤ ポーラスアルミナの研究で得られた知見をドライプロセスに応用

アルミナ薄膜の中に欠陥を作ろう



同時スパッタ法を用いて成膜を行いスイッチング現象を調べる

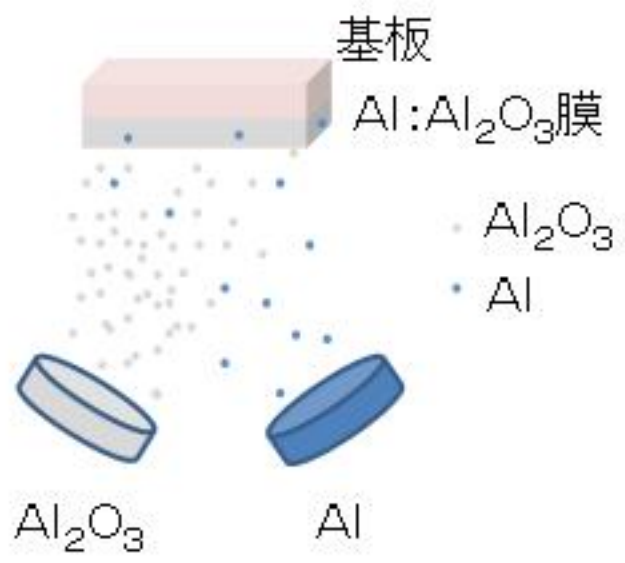


(b) EELS spectra of O K-edge measured at the locations 1 to 3. The arrow indicates the doublet peaks.

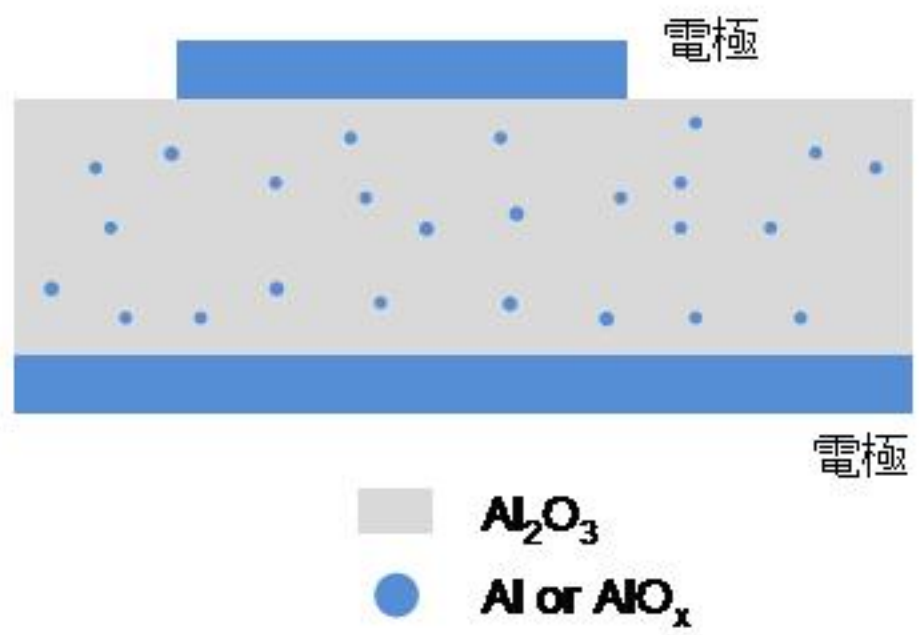
ポーラスアルミナでの酸素欠損が
電流パスになるのではないか？

Will be published in
Science and Technology of Advanced Materials

同時スパッタ法によるAl:Al₂O₃薄膜を作製



断面模式図

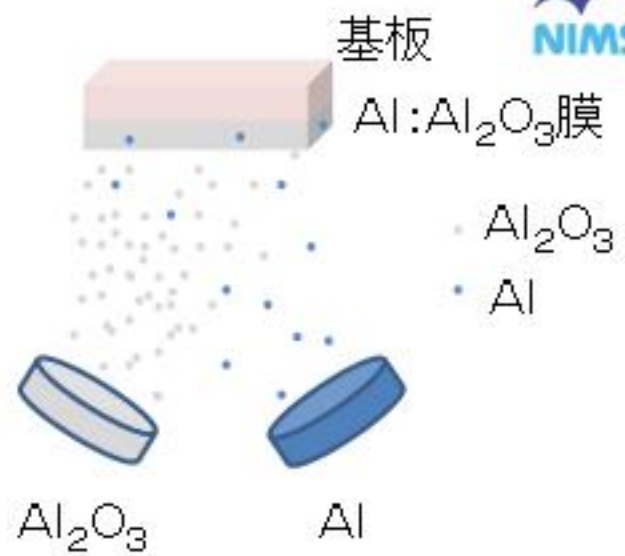


芝浦機電 (CFS-4ES/i-Miller)

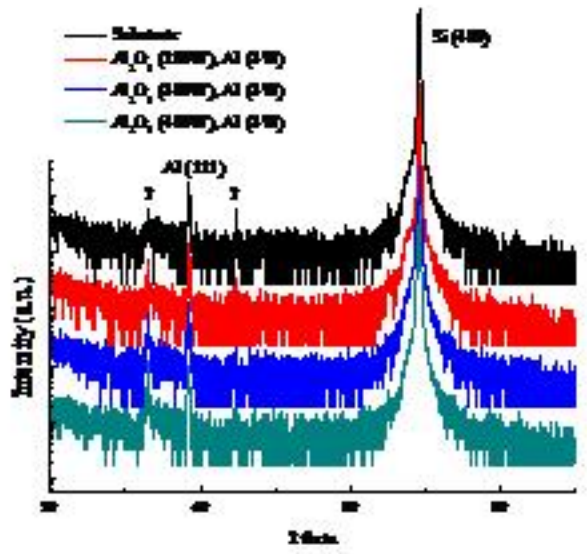
同時スパッタリングにより
欠陥を作る。

同時スパッタによるAl:Al₂O₃薄膜を作製

基板	Al/SiO ₂ /Si			
雰囲気	Ar gas 20sccm			
ターゲット	Al ₂ O ₃			Al
Power	RF			DC
	200W	300W	400W	3W
Time	8m20s	5m35s	4m10s	
膜厚	≒ 30nm			

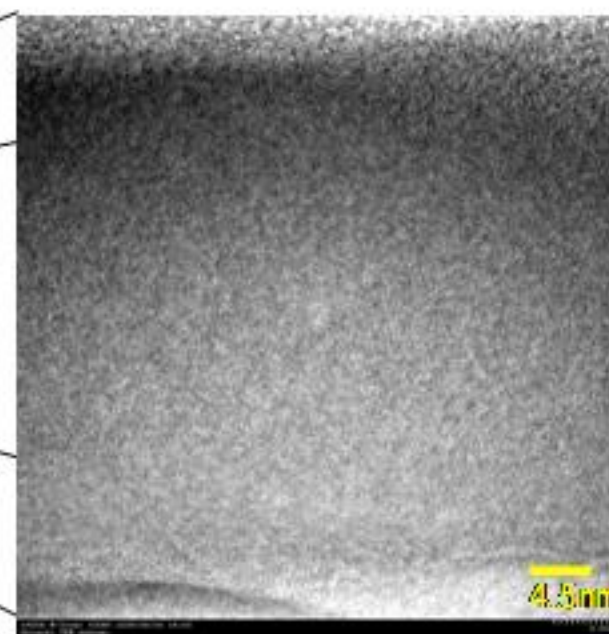
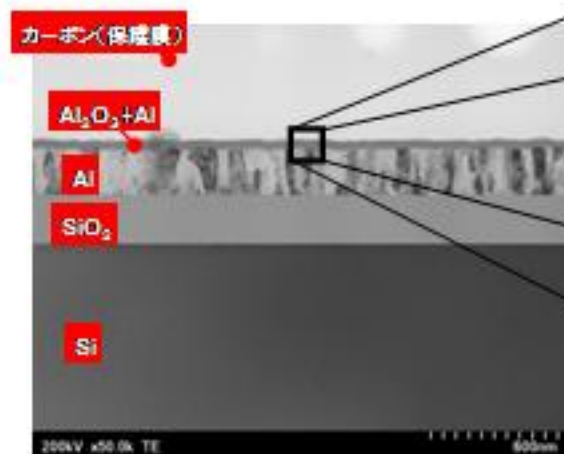
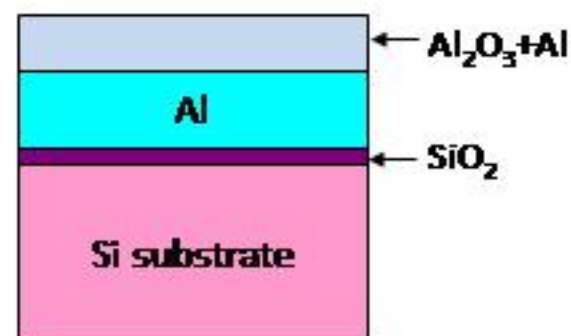


X線回折結果では基板以外のピークは観測できず。
↓
アモルファスのアルミナ膜が形成






Co-sputtering (Al_2O_3 + Al) thin film

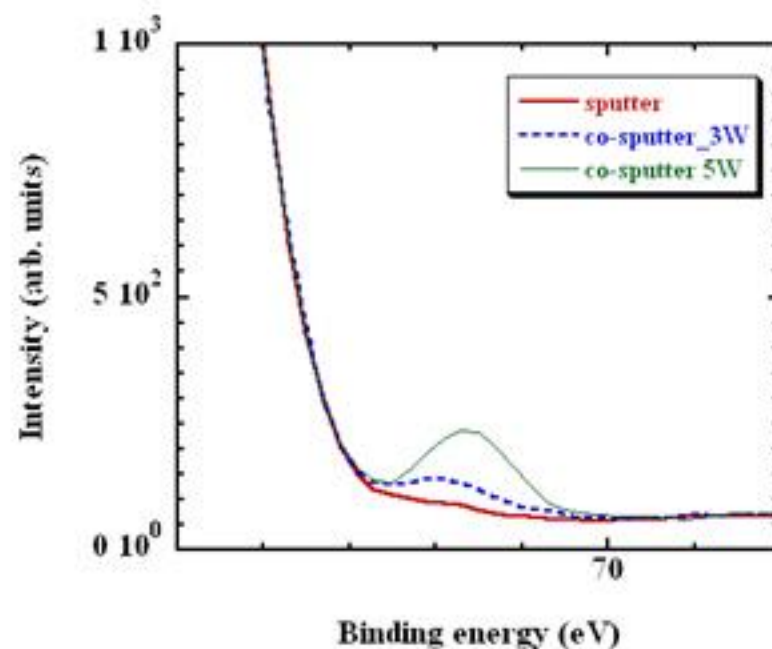
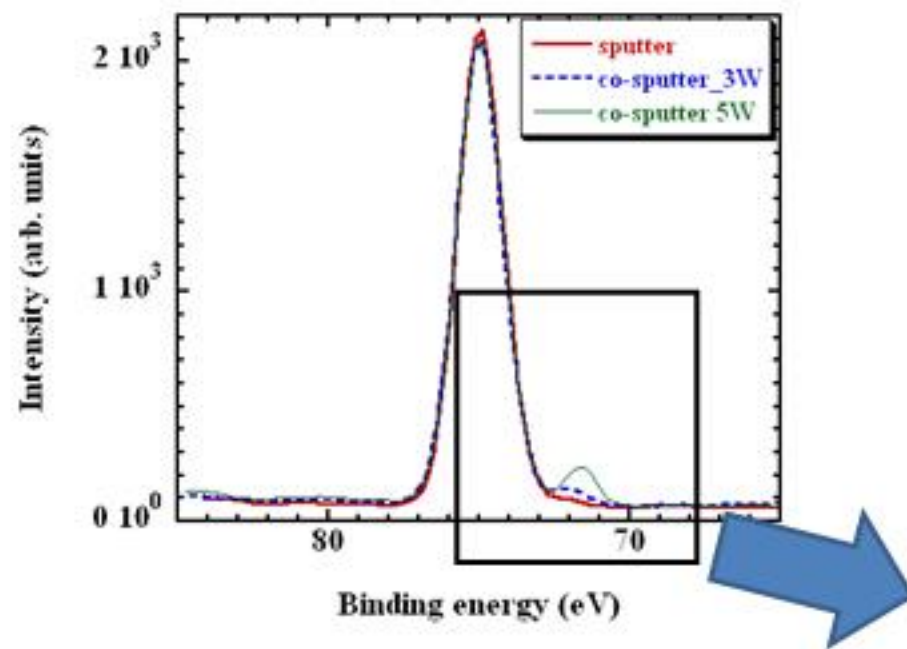
Al_2O_3	RF	200W
Al	DC	3W
Ar	20	sccm



同時スパッタしたAlはTEM像では観察できず。

同時スパッタしたAlはどこに？

成膜条件			
	Al ₂ O ₃	Al	Ar gas
	RF 200W	X	20 sccm
	RF 200W	DC 3W	
	RF 200W	DC 5W	

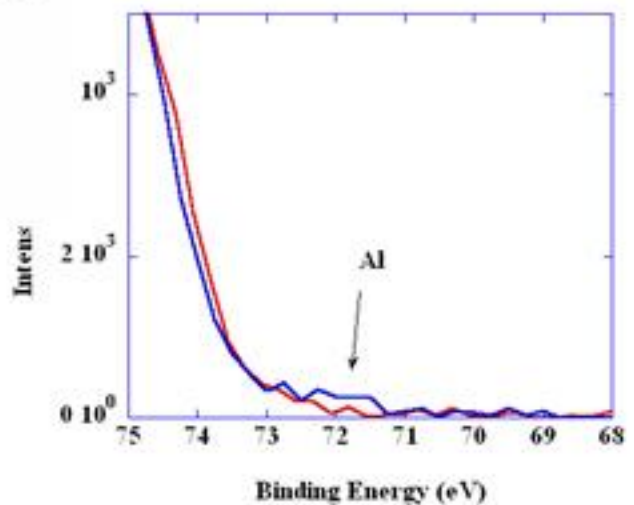
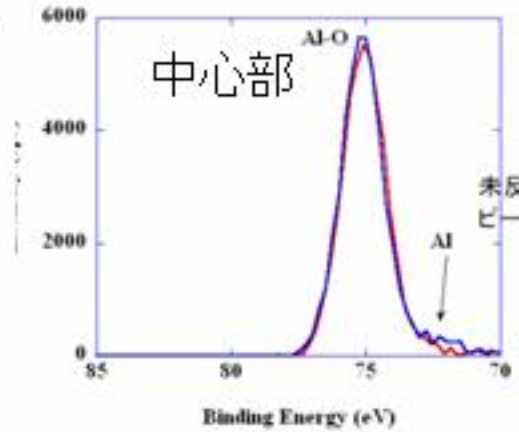
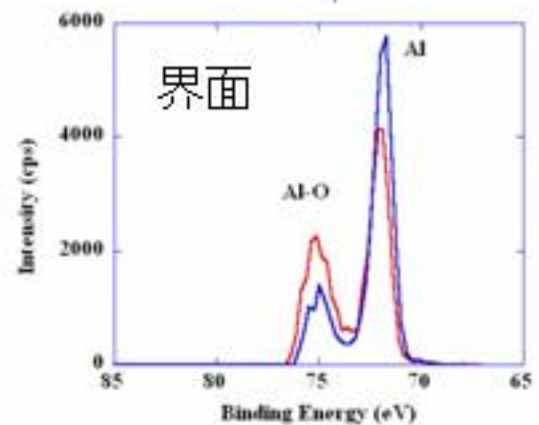
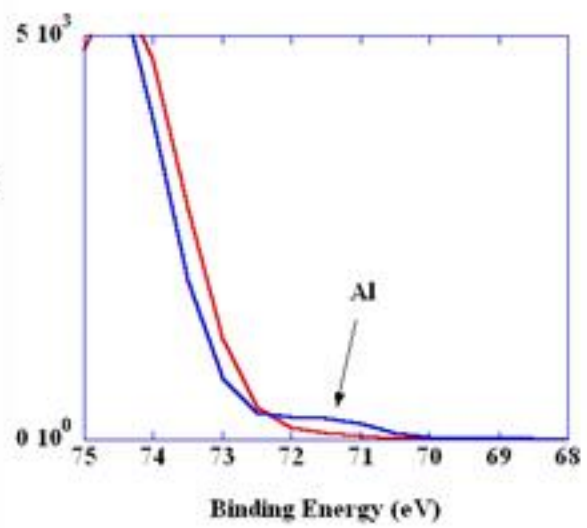
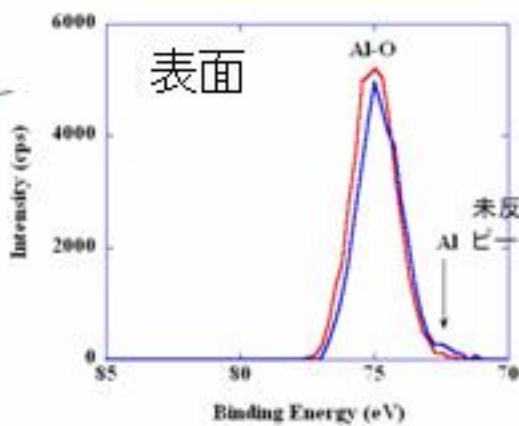
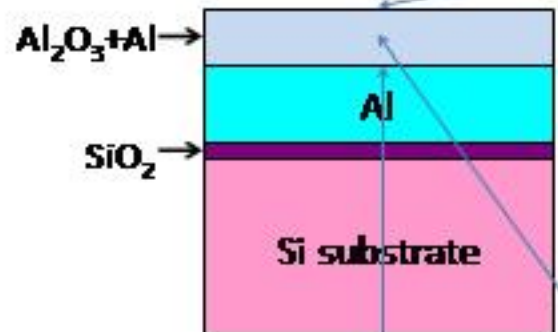


TEMでは観察できなかったアルミ結合 (Al-Al) の存在を確認。

XPS測定結果

Al_2O_3 RF 200W
 Al DC 3W
 Ar 20 sccm

— Al_2O_3 薄膜
 — $\text{Al}_2\text{O}_3 + \text{Al}$ 薄膜



膜全体にAl結合が分布していることを確認。

製膜条件

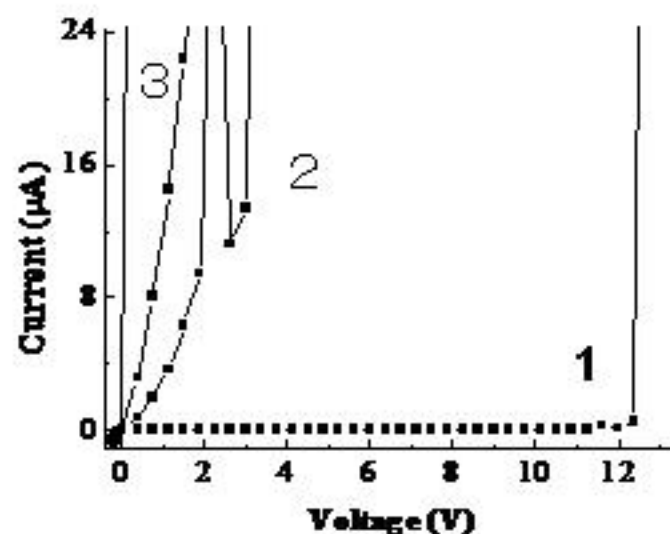
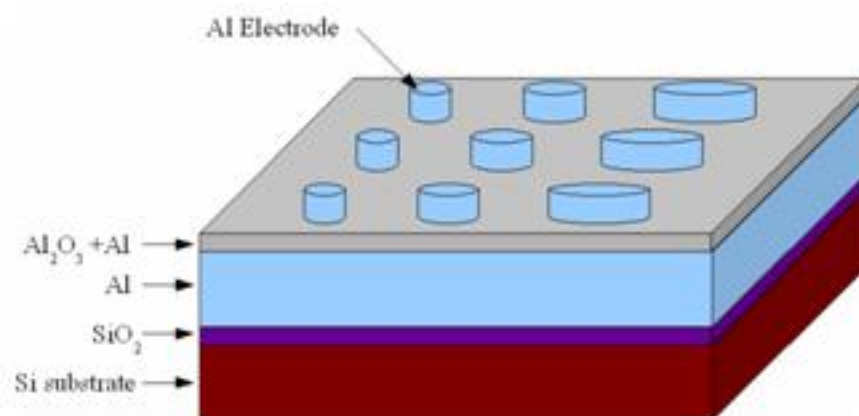
Co-Sputtering

Ar gas 20 sccm
 Al_2O_3 RF 200W
Al DC 3W

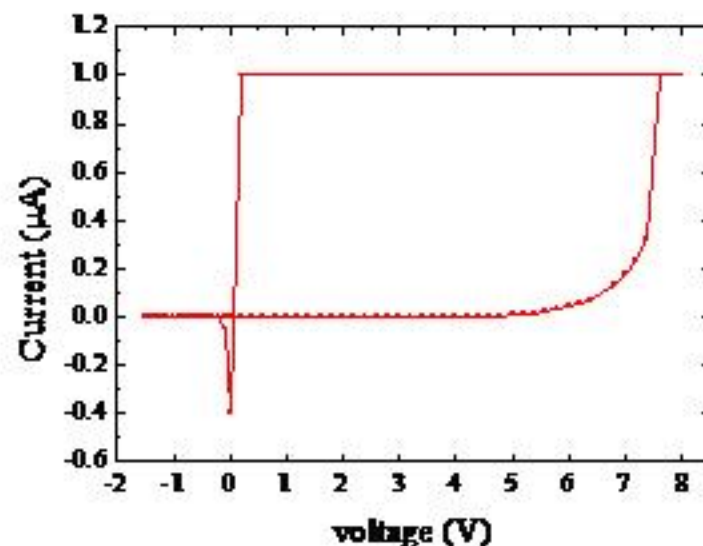
膜厚 10, 20, 30, 40, 50nm

電極 Al 100nm

電極サイズ 1, 0.5, 0.3mm

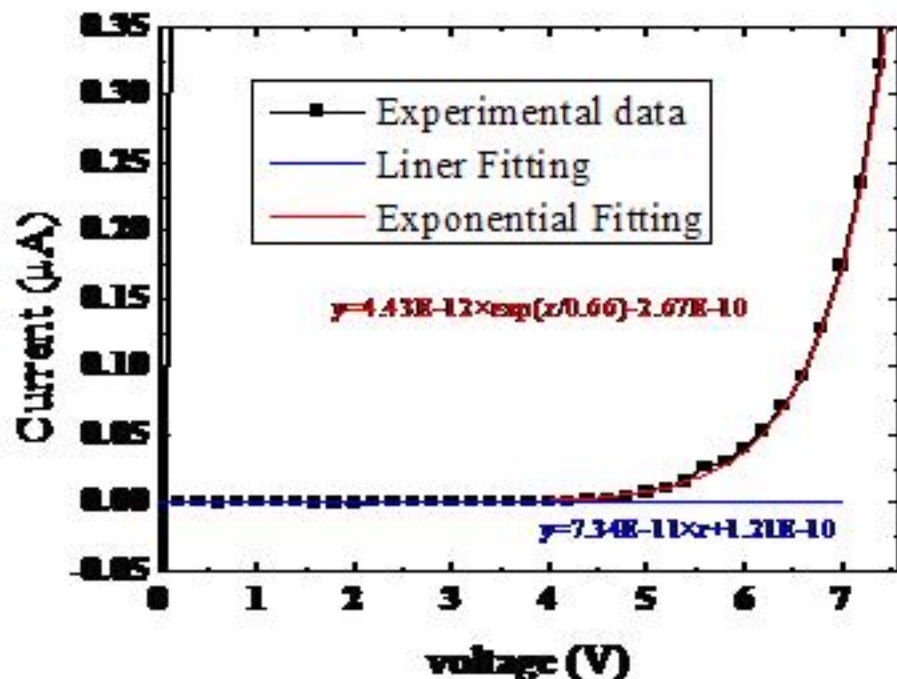
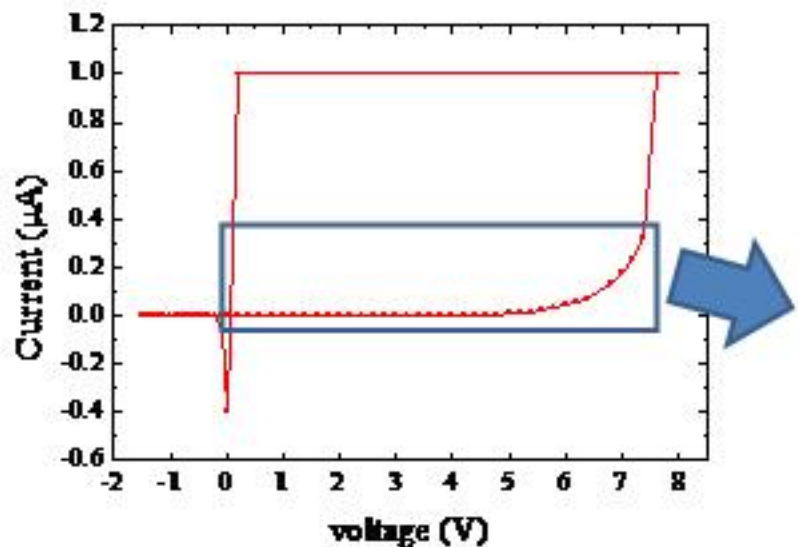


Al_2O_3 薄膜のI-V測定

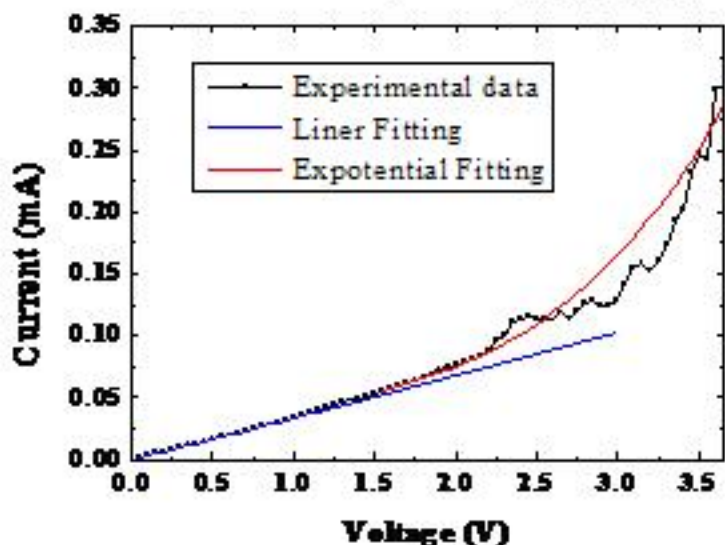


同時スパッタにより形成した Al_2O_3 薄膜のI-V測定

同時スパッタで作製したサンプルのI-V測定結果



ポーラスアルミナのI-V測定結果



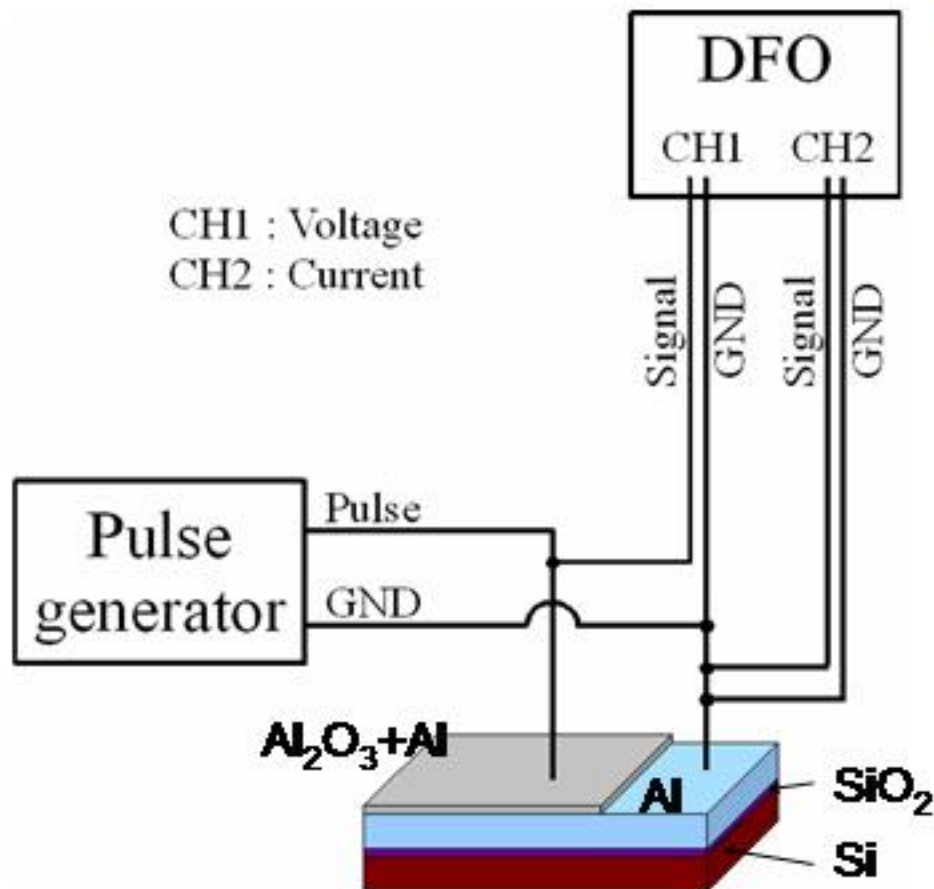
Lower electric field \Rightarrow Linear increase
 Higher electric field \Rightarrow Exponential increase

ポーラスアルミナと似た振舞いを示す。

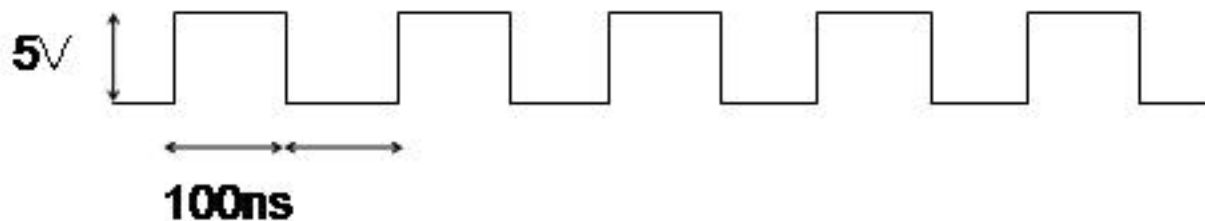


同時スパッタにより導入された
 欠陥がフィラメントを形成？

ON動作時の電圧-電流波形



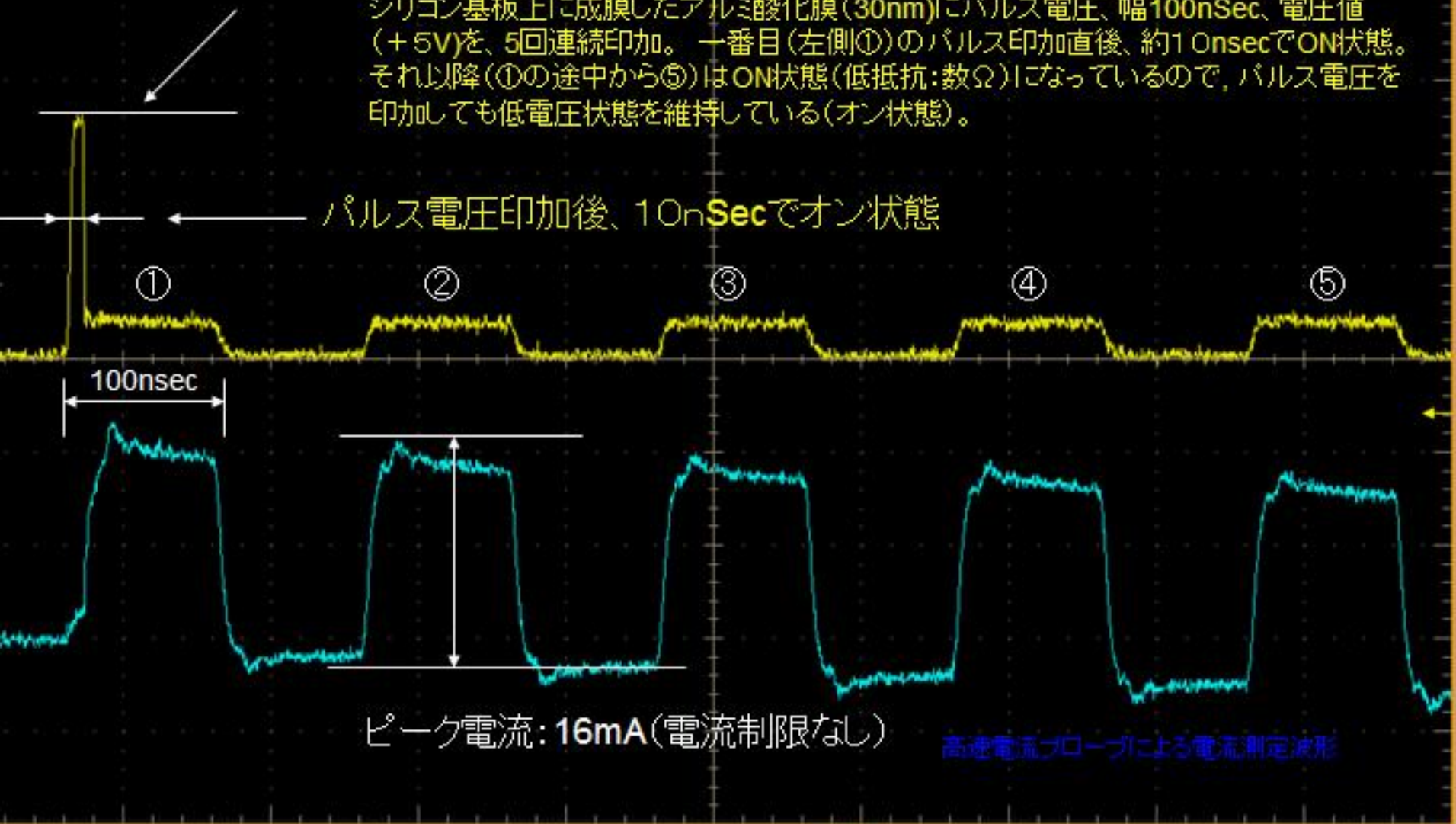
印加電圧 **5V**
印加パルス幅 **100ns**
インピーダンス **50Ω**



+5Vの電圧値

シリコン基板上に成膜したアルミ酸化膜(30nm)にパルス電圧、幅100nSec、電圧値(+5V)を、5回連続印加。一番目(左側①)のパルス印加直後、約10nSecでON状態。それ以降(①の途中から⑤)はON状態(低抵抗:数Ω)になっているので、パルス電圧を印加しても低電圧状態を維持している(オン状態)。

パルス電圧印加後、10nSecでオン状態

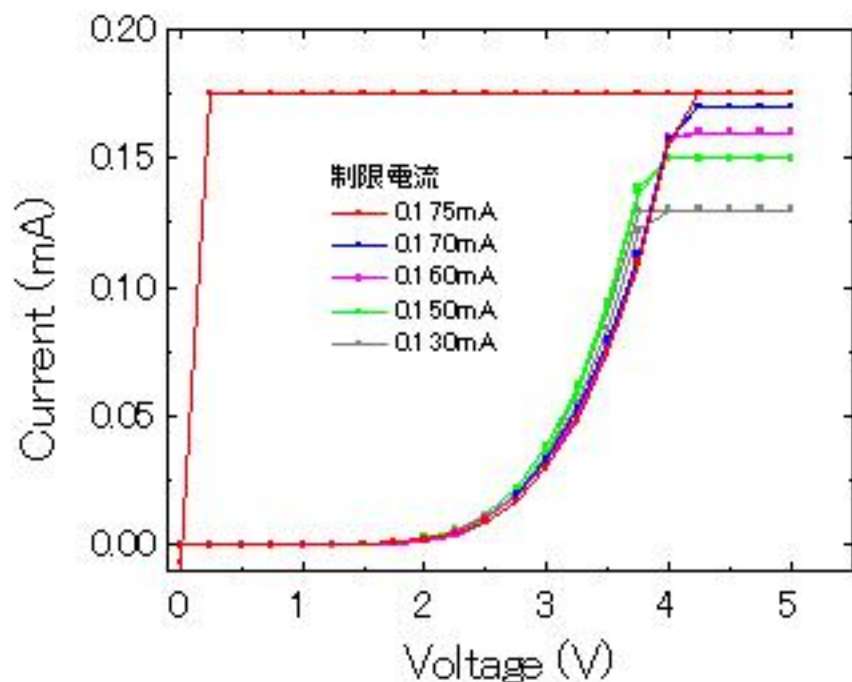


3.0V Offset:2.28V 50Ω BW:2.5G
400mV/div 50Ω BW:2.5G

A 1 -1.86V

100ns/div 2.5GS/s 400ps/pt
Preview Sample
0 acqs RL:2.5k

ON動作時の制限電流値



膜厚**40nm**, 電極サイズ**0.5mm**

製膜条件

Co-Sputtering

Ar gas 20 sccm

Al₂O₃ RF 200W

Al DC 3W

膜厚 10, 20, 30, 40, 50nm

電極 Al 100nm

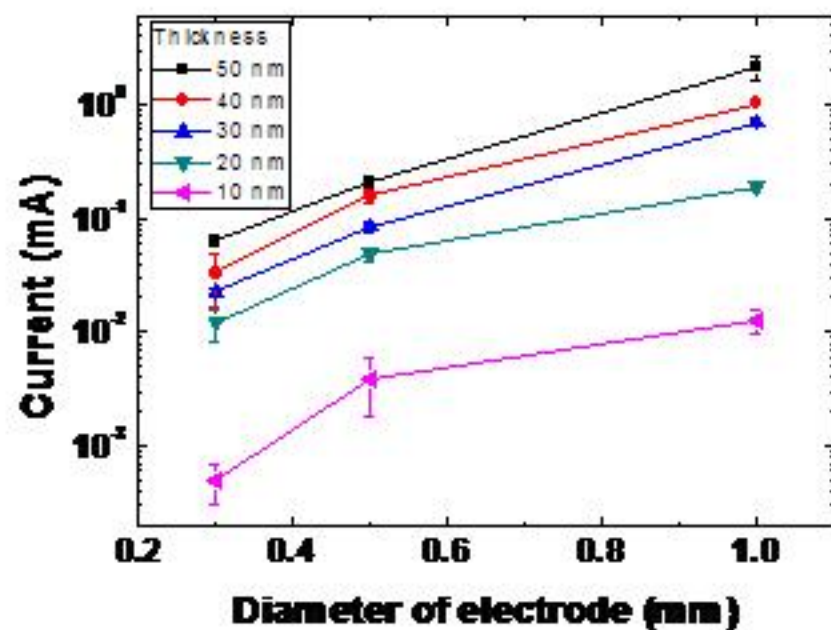
電極サイズ 1, 0.5, 0.3mm

低い制限電流では**ON**動作せず。
 ある程度の制限電流以上になると**ON**動作する。

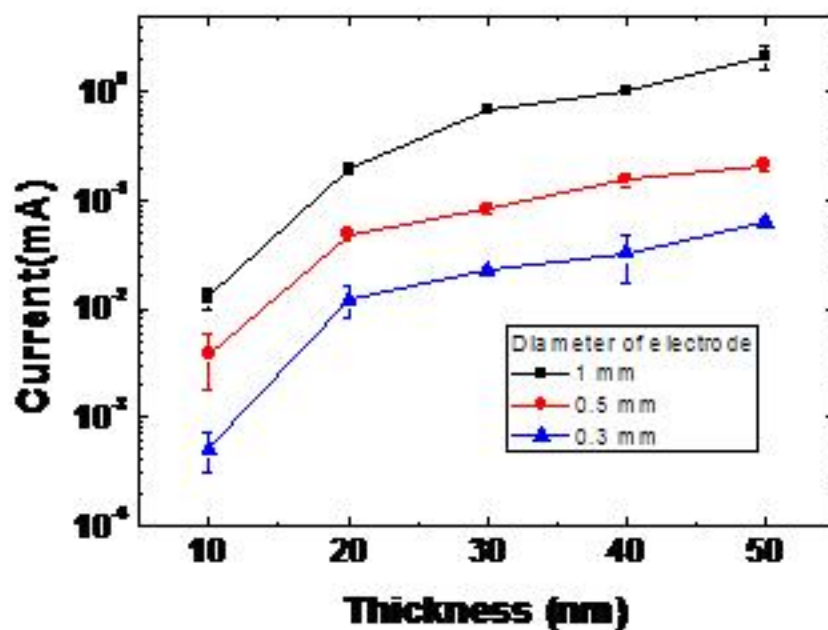


見掛け上、**ON**動作に必要な制限電流(電圧)値がある。

制限電流の電極サイズ依存性



制限電流の膜厚依存性



電極サイズの減少 ⇒ 制限電流値が減少

膜厚の減少 ⇒ 制限電流値が減少

電極サイズと膜厚によりON動作制限電流を制御できる。

- 同時スパッタ法を用いてアルミ酸化膜中に欠陥を導入した。
- アルミ酸化膜中にアルミ結合 (**Al-Al**) が存在していると考えられる。
- ポーラスアルミナと類似した**I-V**挙動が得られた。
 - ⇒ 低電圧領域：**Linear**
 - 高電圧領域：**Exponential**
- ON動作時間
 - ⇒ **10ns**程度：高速性を確認
- 或る制限電流(電圧)値以上で**ON**動作する。